

Stage Ingénieur - Master II en conception ASIC

« Conception d'un circuit de réception optique en CMOS 28 nm pour les futures expériences du CERN »

Le Centre de physique des particules de Marseille, CPPM, est une unité mixte de recherche (UMR 7346) qui relève de l'IN2P3 : institut regroupant les activités de physique des particules et de physique nucléaire au sein du CNRS et d'Aix-Marseille Université. L'expérience ATLAS du CERN à Genève fait l'objet d'une collaboration internationale de 3 000 scientifiques issus de 174 instituts, représentant pas moins de 38 pays.

ATLAS est l'un des détecteurs polyvalents du grand collisionneur de hadrons, le LHC, le plus grand et puissant accélérateur de particules au monde. L'un des grands challenges techniques au niveau de l'expérience ATLAS réside dans l'augmentation du nombre de données à acheminer depuis le détecteur vers les fermes de calcul.

Les circuits intégrés spécifiques très haut débit et durcis contre les irradiations sont des éléments essentiels pour la transmission de ces données. Le CPPM participe depuis plusieurs années au projet GBT (GigaBit Transceiver) du CERN regroupant plusieurs instituts et s'intéresse au développement de liens optiques à très haut débit affichant une faible consommation d'énergie, une bonne conformité aux contraintes temporelles et une très bonne qualité en termes d'intégrité du signal.

Le CPPM s'intéresse particulièrement à la conception de l'ASIC de réception optique et a déjà développé un circuit de réception à 5 Gbit/s en process CMOS 130 nm utilisé pour la production de dizaines de milliers de modules optiques qui équiperont les différentes expériences du LHC au CERN. La prochaine étape consiste au développement de circuits à 20 Gbit/s en utilisant le process CMOS 28 nm.

Activité principale :

Le but de ce stage est de proposer une architecture haute vitesse, très bas bruit très basse consommation pour le circuit de transmission de données. Le circuit sera par la suite conçu en utilisant le process CMOS 28 nm.

Le stage de 6 mois sera organisé en plusieurs étapes :

- Etude de l'interface de transmission des données à haut débit de l'expérience ATLAS
- Etude et optimisation du circuit d'émission ou de réception à 20 Gbit/s
- Etude des effets de la dose ionisante
- Simulation et optimisation du circuit sous Cadence Virtuoso
- Dessin des masques sous cadence

Connaissances requises :

- Bonnes connaissances en conception de circuits analogiques CMOS
- Le développement de bancs de test basés sur des FPGA est considéré comme un avantage

Contact : CV + lettre de motivation avec la référence « ATLAS_MicroElec » à
Frédéric HACHON, Ingénieur de Recherche CPPM
Tél : 04 91 82 76 71 Mél: hachon@cppm.in2p3.fr